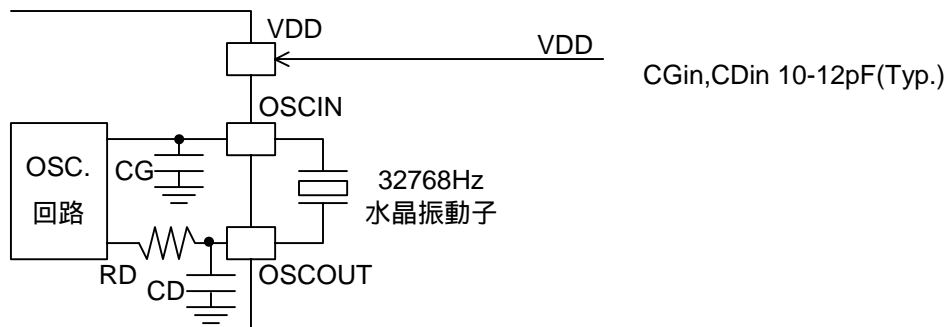


発振回路周辺の設計方法

弊社の多くのリアルタイムクロック IC は下図のような発振回路を持っており、32768Hz の水晶振動子を外付けしただけで、発振可能です。しかし、単純に水晶振動子を外付けしただけでは基板の寄生容量などの関係で、正確に時刻を刻むことはできません。何らかの調整が必要になります。また、発振回路周辺の基板レイアウトは、微弱電流を扱うため、細心の注意を要する部分もあります。本書面は、発振回路周辺の設計を行うために必要な知識についてご説明いたします。



<対象となる製品>

本書面の説明の対象となる弊社リアルタイムクロック IC は下記のとおりです。

	8pin SSOP	10pin SSOP	10pin SSOP-G	FFP12	16pin SSOP
4 線式シリアル (SPI バス)	-	RS5C348A/B	RV5C348A/B	R2043K	-
3 線式シリアル	-	RS5C338A	RV5C338A RV5C339A	R2061Kxx	-
I ² C バス	RS5C372A/B	-	RV5C386A RV5C387A	R2051Kxx	R2051Sxx

本書面では以下のことについて説明します。

1. 発振回路の特性
 - 1.1. 水晶振動子の CL 値
 - 1.2. 発振余裕度
 - 1.3. 発振安定化容量 (CG, CD) と諸特性の相関
 - 1.4. 第 3 の容量 (CS) の影響
 - 1.5. 発振周波数の測定
 - 1.6. 発振周波数の IC 間バラツキ
 - 1.7. 周波数偏差と月差
2. 発振回路周りの基板レイアウト
3. 時計の進み遅れの調整方法
 - 3.1. 伝統的な発振周波数の調整方法
 - 3.2. 時計誤差補正回路を用いた調整方法
 - 3.3. 時計誤差補正回路を用いた調整の評価確認方法
 - 3.4. 時計誤差補正回路による調整の注意点
 - 3.5. どのような周波数に合わせ込むべきか
4. トラブルシューティング
 - 4.1. 時計が進む
 - 4.2. 時計が遅れる/止まる

1. 発振回路の特性

1.1. 水晶振動子の CL 値

水晶振動子は同じ周波数の製品でも CL 値の異なるいくつかの製品が用意されています。水晶振動子を発振回路と接続して使用する際に、水晶振動子に並列に接続される容量が以下の式で CL 値と一致した時に、常温 (25) で所望の周波数で発振するようになっています。「CL」という言葉から水晶振動子内部の容量値を想像しがちですが、水晶振動子と並列に付加される容量の値です。

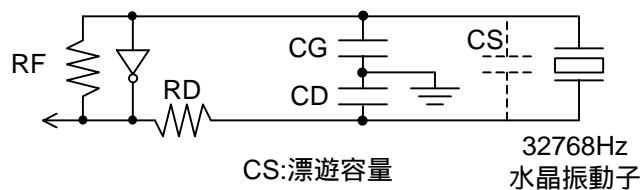
例えば下図のような回路の場合、

$CS + CG \times CD / (CG + CD) = CL$ と、なった時に、常温で 32768Hz で発振します。

また、

$CS + CG \times CD / (CG + CD) < CL$ の時、32768Hz より早い周波数で発振し、

$CS + CG \times CD / (CG + CD) > CL$ の時、32768Hz より遅い周波数で発振します。



弊社リアルタイムクロック IC では CL=6-8pF の水晶振動子をご使用になることを推奨しております。(R2043K は 6-9pF) しかし、CL=12.5pF の水晶振動子を標準品としている水晶メーカーもあります。CL=12.5pF の水晶振動子 (R2043K 以外は CL=9pF 品も含む) をご採用になる場合は、本書面とあわせて「CL=12.5pF の水晶振動子をご使用になる場合の調整方法」 (<http://www.ricoh.co.jp/LSI/spec/rtc/>に掲載) をご一読することをお勧めします。

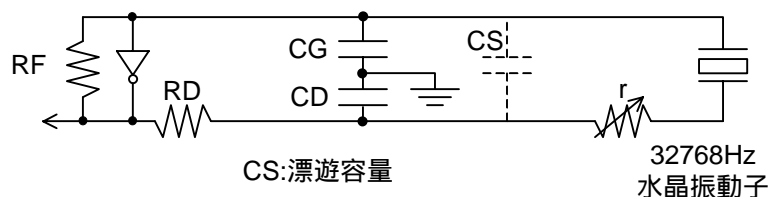
1.2. 発振余裕度

発振回路が安定して発振可能であるかを計る尺度として、発振余裕度があります。発振余裕度とは、発振回路の負性抵抗値 (-r) を水晶振動子の等価直列抵抗値の最大値で割った値です。

下図のように水晶振動子に直列に抵抗を挿入します。その抵抗値を発振が停止するまで上げていき、発振が止まる直前の抵抗値に水晶振動子の等価直列抵抗値を加えた値が概略の負性抵抗値になります。

製品間バラツキ、周囲温度などによる影響を考慮し、この値が TYP の水晶振動子、IC を用い、常温時に、5 倍以上が望ましいとされています。発振余裕度は CG, CD および CS の値と密接な関係があります。

弊社リアルタイムクロック IC には発振開始時間を短くするため、発振ブースターが内蔵されています。発振ブースターは、発振停止を検出すると発振インバーターのドライブ能力を一定期間だけ上げます。このため、発振条件が悪くなると、発振ストップ 発振ブースター始動 発振ブースター停止 発振ストップを繰り返すようになり間欠的な発振になります。間欠発振が起こると、時計は遅れるようになります。従いまして、負性抵抗の評価、発振余裕の評価を行う際は、間欠発振が始まった時点で発振が停止したと判断する必要があります。



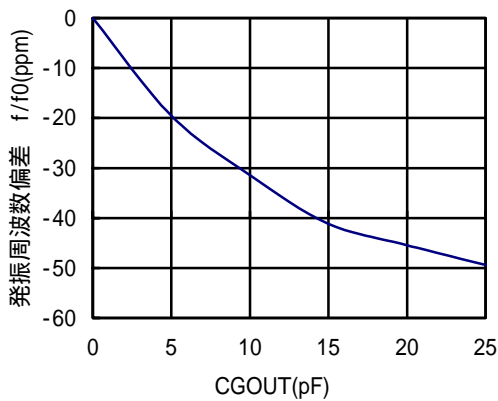
1.3. 発振安定化容量(CG,CD)と諸特性の相関

発振回路を構成するにあたっては、主に以下の項目を注意する必要があります。

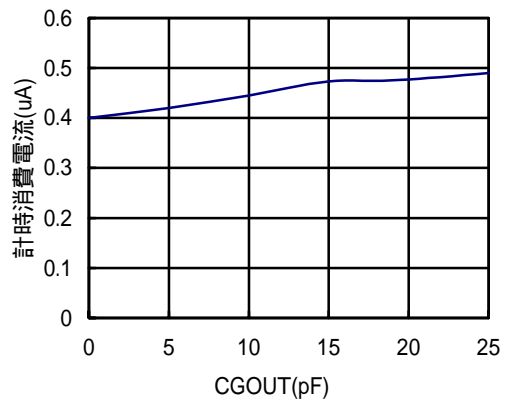
- 発振周波数
- 発振維持電圧
- 消費電流
- 発振余裕度
- 発振開始時間

弊社 R2051K01 の外付けに CGOUT を加えて、発振周波数、発振維持電圧、消費電流、発振余裕度について測定したデータを以下に示します。

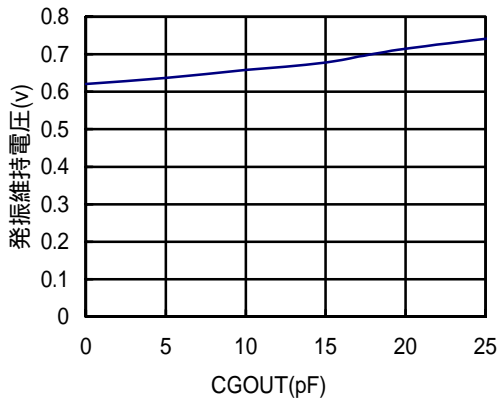
発振周波数偏差 vs. CGOUT 特性
 Ta=25、FC135(セロ-I⁷ソ製)使用
 CGOUT=0pF の時の偏差を 0ppm とする



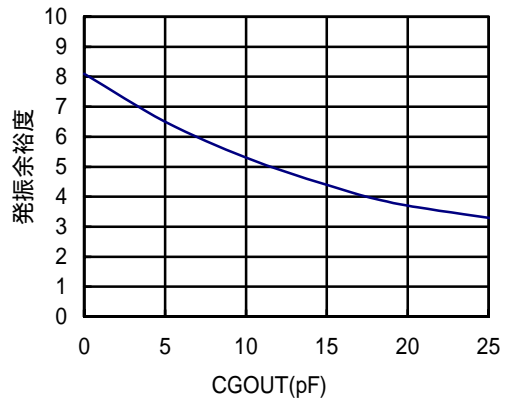
計時消費電流 vs. CGOUT 特性
 Ta=25、FC135(セロ-I⁷ソ製)使用



発振維持電圧 vs. CGOUT 特性
 Ta=25、FC135(セロ-I⁷ソ製)使用



発振余裕度 vs. CGOUT 特性
 Ta=25、FC135(セロ-I⁷ソ製)使用



一般的に下表のような傾向を示します。

小	(CG, CD)	大
低い	発振周波数	高い
低い	発振維持電圧	高い
小さい	消費電流	大きい
高い	発振余裕度	低い
早い	発振開始時間	遅い

上表のうち発振周波数を除く全ての項目が、CG,CD が小さいほど良い値になることがわかります。

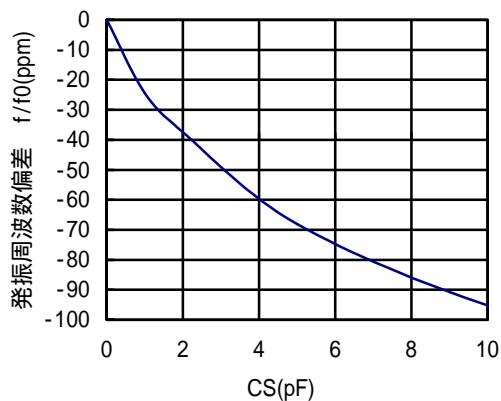
前項で示したように、水晶振動子の CL 値が低いほど、CG,CD は小さくできますので、CL 値の小さな水晶振動子を使うほど、これらの諸特性は改善されます。

1.4. 第3の容量(CS)の影響

前項で、CG,CD に関する諸特性の影響を説明しましたが、基板の浮遊容量 CS の影響についても説明します。以下は、RV5C338A を用いて人工的に CS を付加して、発振開始時間と発振周波数偏差を測定したデータです。

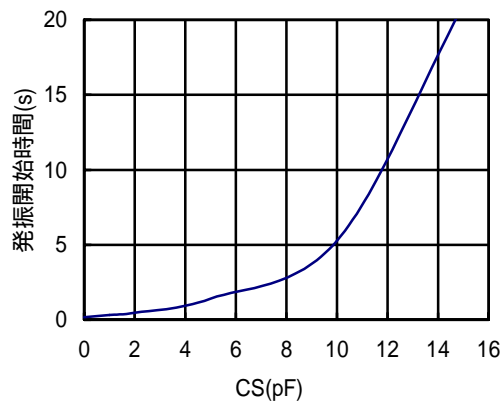
発振周波数偏差 vs. CS 特性

Ta=25℃、CFS145(シラース製)使用
CGOUT=0pF の時の偏差を 0ppm とする



発振開始時間 vs. CS 特性

Ta=25℃、CFS145(シラース製)使用



わずかな容量の違いで、発振周波数も発振開始時間も大きく変異していることがわかります。このことから以下のことが言えます。

- ・基板容量をなるべく少なくするため、基板配線はなるべく短いほうが望ましい。
- ・特に、OSCIN-OSCOOUT 間に容量の付く基板パターンは極力避けるべきである。

1.5. 発振周波数の測定

発振回路の周波数測定は、意外に注意を要します。単純に OSCIN, OSCOUT 端子にプローブを当てて測定すると、プローブの容量により発振周波数が変わってしまいます。通常のプローブですと 15pF 程度の容量があります。3ページの発振周波数偏差 vs. CGOUT 特性からもわかりますように、15pF も容量を付けると周波数は 40ppm 近く変化しますので、これでは何を測定しているのかわからなくなります。

弊社多くのリアルタイムクロック IC は 32K 出力端子を設けています。この出力は発振回路の発振周波数と同じ周波数のクロックを出力し、しかも容量を付加しても発振周波数は変わりません。発振回路の周波数測定にはこちらの出力を利用してください。R2061K01 など、32K 出力を用意していない IC でも、設定により割り込み端子に 1Hz クロックを出せるようにしています。時計誤差補正レジスタを設定していない時は、1Hz の 32768 倍が発振周波数になります。

1.6. 発振周波数の IC 間バラツキ

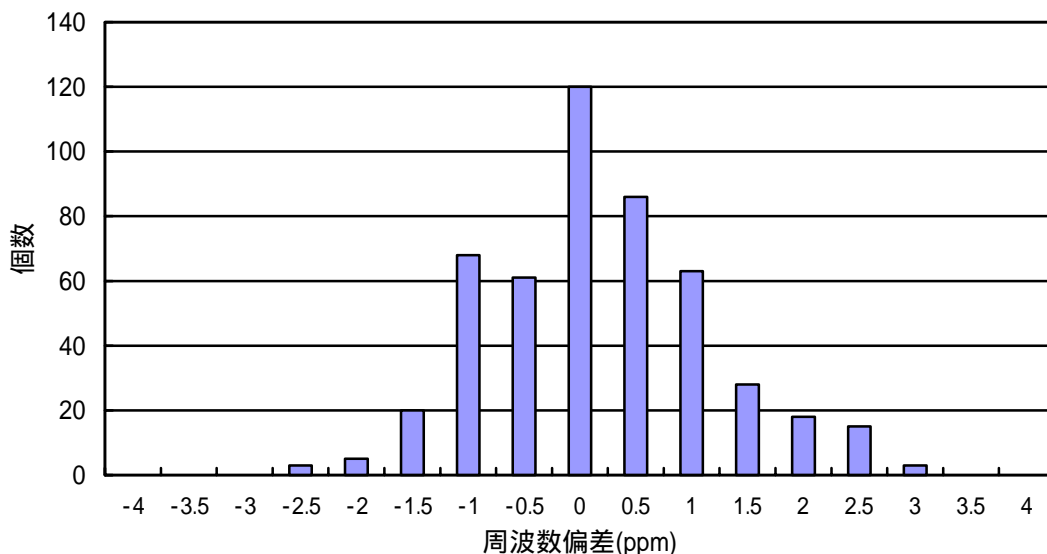
同一水晶振動子を用いても、IC 内の容量などのバラツキにより、発振周波数はバラついてしまいます。一例として下図に RV5C338A の発振周波数偏差バラツキを示します。

RV5C338A の発振周波数偏差のバラツキ

サンプルロット数=98 ロット、各ロットより 5 個抜き取りを行い測定

使用水晶振動子=マイクロリス外製 MS2V-TS CL=7pF

Ta=23、VDD=3V、ソケット使用。平均値を 0ppm として正規化



グラフは"0"の位置で-0.5~0.0ppm に位置するサンプルの個数を示しています。本データの標準偏差は 0.99ppm になっています。

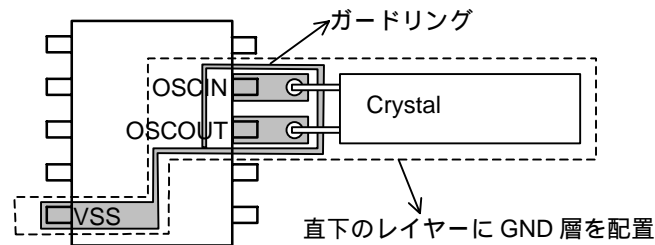
1.7. 周波数偏差と月差

周波数偏差を表すのに ppm の単位を用いるのが一般的です。一般に時計の誤差は月差で表すことが多いようです。±10ppm の誤差は、 $\pm 10 \times 10^{-6} \times 60 \times 60 \times 24 \times 30 = \pm 25.9 \text{sec/月}$ に相当します。±23ppm が、ほぼ月差 1 分に相当します。

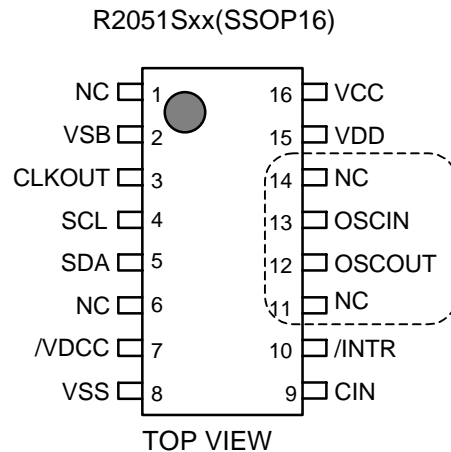
2. 発振回路周りの基板レイアウト

前項の水晶振動子の特性を踏まえて、発振回路周辺の基板レイアウトには以下の注意を払うことをお勧めします。

- (1) 水晶振動子の端子とリアルタイムクロック IC の OSCIN/OSCOUT 端子をなるべく近づける。基板の浮遊容量をなるべく小さくするためです。
- (2) OSCIN,OSCOUT の信号線を長く平行に配置したり、クロスさせて配置したりすることをなるべく避ける。前項の説明のごとく、OSCIN-OSCOUT 間の容量は、発振周波数、発振開始時間などに悪影響を及ぼします。
- (3) 発振回路周辺からなるべく他の信号線を遠ざけ、OSCIN/OSCOUT の信号線と他の信号線をクロスさせない。リアルタイムクロック IC の発振回路は、消費電流を少なくするために、発振回路のドライブ能力を可能な限り小さくしています。そのため、他の信号線からのノイズを拾いやすくなっています。ノイズ源となる信号線からはなるべく遠ざけてください。
- (4) できれば、発振回路周辺に GND ラインによるガードリングを行い、直下のレイヤーに GND ラインを置く。他の信号線からのノイズを拾いにくくするためです。リアルタイムクロック IC と水晶振動子を他の信号のノイズから遠ざけるため、基板の辺に置くのも一案です。



R2051Sxx はこれらのレイアウトが容易なように、OSCIN/OSCOUT 端子を GND に接続可能な NC 端子で挟んであります。

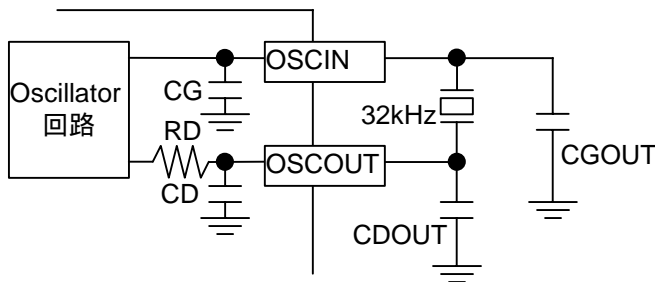


3. 時計の進み遅れの調整方法

3.1. 伝統的な発振周波数の調整方法

弊社の多くのリアルタイムクロック IC には CG, CD が内蔵されております。しかし、基板の容量、水晶振動子の違いなどの影響で、発振周波数を何らかの形で調整する必要があります。伝統的な方法として、下図のように外付けに容量を付加して発振周波数を調整することは可能です。この場合、先に述べたように CGOUT/CDOUT を大きくすると発振周波数は低くなり、小さくすると高くなります。

しかし、容量を大きくしていくと、先に説明しましたように、計時消費電流、発振維持電圧、発振余裕度、発振開始時間は犠牲になることを承知しておかなくてはなりません。



3.2. 時計誤差補正回路を用いた調整方法

CGOUT/CDOUT を付加せずに、時計誤差補正回路を用いて時計の進み遅れを調整することもできます。時計誤差補正回路は 20 秒に一度または 1 分に一度、1 秒のカウント数を変更することで時計の進み遅れを調整します。この方法のメリットは、発振回路をいじらないので、伝統的な調整方法で犠牲となった計時消費電流、発振維持電圧、発振余裕度、発振開始時間を損なうことなく、時計の進み遅れを調整できることです。

時計が進む場合、以下の式で計算される値を時計誤差補正レジスタに書き込みます。

$$\text{補正值} = (\text{発振周波数} - \text{ターゲット周波数}) \times 10 + 1$$

ここでいうターゲット周波数は、合わせ込みたい時計の発振周波数です。

なお、本計算を行う excel のソフトを弊社ホームページに掲載しております。

(<http://www.ricoh.co.jp/LSI/spec/rtc/>)

時計誤差補正回路を用いる時は、リアルタイムクロック IC の定周期割り込みに同期して時刻を読み出す事をお勧めします。また、以下の 3 条件が揃う場合には、狙った誤差補正と補正量が若干ズル場合があります。

- a) 時計誤差補正回路を用いる
- b) ランダムに時計にアクセスをするか、RTC とは関係ない外部クロックに同期してアクセスを行うか定周期割り込みのパルスモードに同期してアクセスを行う。
- c) アクセス頻度が、平均して一秒間に 2 回以上ある

詳しくは、弊社にお問い合わせください。

3.3. 時計誤差補正回路を用いた調整の評価確認方法

時計誤差補正回路は、発振回路の発振周波数自身を調整する訳ではありません。従って、32KOUT端子を持っている IC でもその端子から出力される 32768Hz 出力を見て、補正ができていないかを確認することはできません。

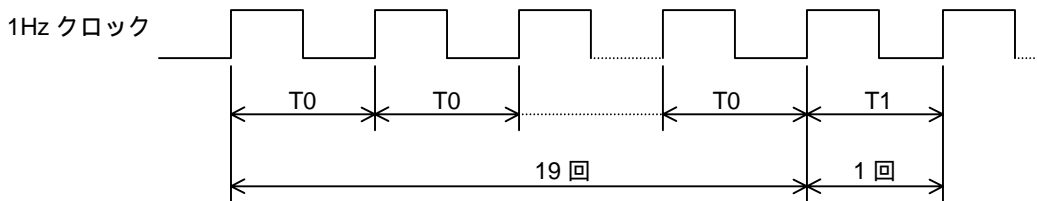
評価確認を行う時には、以下の方法を用います。

- (1) 割り込み端子よりパルスモード 1Hz クロックを出力させる。

出力端子および設定方法は IC によって異なりますので、以下の表を参照して下さい。

	設定	出力端子
RS5C372A	7d ^h l5 Eh (00000011)	/INTRA(5 番端子)
RS5C372B		/INTR(5 番端子)
RS/RV5C338A	7d ^h l5 Eh (00XX0011)	/INTR(6 番端子)
RV5C339A		/INTRA(6 番端子)
RS/RV5C348A/B		/INTR(6 番端子)
RV5C386A/387A		/INTRA(6 番端子)
R2043K		/INTR(10 番端子)
R2051Kxx/R2061Kxx		/INTR(9 番端子)
R2051Sxx		/INTR(10 番端子)

- (2) 時計誤差補正回路を使用すると出力される 1Hz クロックは下図のように 20 秒に 1 回だけ周期が変わります。



周波数カウンタを利用して T0 と T1 の周期を測定します。この時、周期は 7 桁以上の精度で求めることを推奨します。

- (3) T0 と T1 から平均周期を求めます。

$$T = (19 \times T0 + 1 \times T1) / 20$$

求めた周期から時計の誤差を計算します。

本方法は製品の開発時には使えますが、量産時には時間がかかりすぎて使えません。しかし、時計誤差補正回路がデジタル的な設定のため、32K クロックの周波数と補正值から計算した値で時計の進み遅れは正確に予測可能です。

3.4. 時計誤差補正回路による調整の注意点

時計誤差補正回路を使用した場合、以下の注意が必要です。

- (1) RTC には不揮発性メモリを内蔵していませんので、外部メモリに補正值を格納しておく必要があります。補正值は、RTC の電源立上げ時または時刻の設定時に RTC に書き込む必要があります。
- (2) 32K クロック出力は補正がかかりません。32K クロック出力の周波数精度を改善する必要の

ある時は伝統的な発振周波数の調整方法を用いるか水晶振動子の CL 値を変更して調整する必要があります。

3.5. どのような周波数に合わせ込むべきか

32768Hz の音叉型水晶振動子の発振周波数の温度特性は、以下の式で表されます。

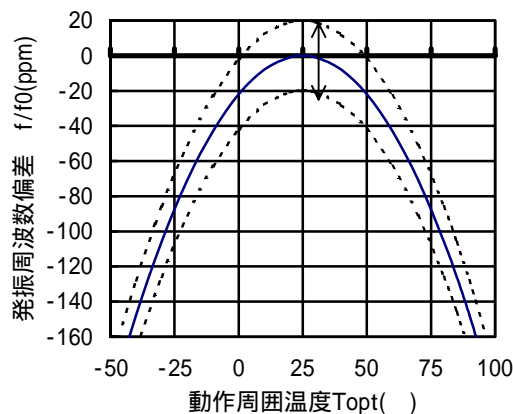
$$f/f_0 = (T - T)^2 + (f_0 - f_s)/f_0$$

頂点温度： $T = 25 \pm 5$
 温度係数： $= (-0.035 \pm 0.005) * 10^{-6} / ^2$
 公称周波数： $f_s = 32768\text{Hz}$
 頂点温度での発振周波数： f_0

時計の進み遅れの調整は、伝統的な発振周波数の調整方法では、外付けの容量により上の式の f_0 を調整することになります。時計誤差補正回路を用いた調整方法では、発振周波数の調整はできませんが、時計の進み遅れの調整を行うことにより実質的に、上の式の f_0 を調整することになります。

発振回路全体で考えた場合、リアルタイムクロック IC も温度特性を持っていますが、水晶振動子の温度特性に比べて充分無視できるため、水晶振動子の温度特性だけを考慮に入れば充分になります。TYP 品の特性をグラフにすると下図のようになります。

水晶振動子の発振周波数 vs 温度特性(TYP.)



図のように水晶振動子の発振周波数温度特性は 25 を頂点にして、放物線を描きます。もし仮に $f_0=32768\text{Hz}$ に調整すると、温度が上がっても下がっても周波数は遅くなり、時計は必ず遅れることになります。

そこで、通常は 25 時に若干時計が進むように調整します。どのくらい進ませるかは、使用される場所、周囲環境などによっても変わってきます。下表は、気象庁のデータから各地の最適な f_0 を求めたものです。

年間気温データから求めた各地の最適な f_0

	f_0	周波数偏差 $(f_0 - f_s)/f_0$
札幌	32768.42Hz	12.7ppm
東京	32768.16Hz	4.7ppm
長野	32768.28Hz	8.6ppm
那覇	32768.03Hz	0.9ppm

2000年の気象庁の毎時気温データから計算

気温とは、地上高 1.5m の百葉箱の中の温度です。当然、使う環境によっては最適な f_0 も変わってきます。室温で使用される場合、温度変化は気温より緩やかになるため、 f_0 は小さくて済むようになります。

一般的には f_0 を 32768.1kHz から 32768.2kHz、周波数偏差に直すと 3 から 6ppm、に調整することが多いようです。

4. トラブルシューティング

発振回路周りでよく起こるトラブルについて整理し、原因と対応策をまとめました。

4.1. 時計が進む

(1) 時計が一日に 5-9 秒進む場合 (60-100ppm 進む)

原因) 弊社リアルタイムクロック IC では、 $CL=6-8pF$ の水晶振動子の使用を推奨しております。水晶メーカーには $CL=12.5pF$ の水晶振動子を標準水晶としているメーカーがあります。 $CL=12.5pF$ の水晶振動子を使った場合、リアルタイムクロック IC に内蔵された容量値と CL 値にマッチングが取れなくなり、60-100ppm ほど時計が進むようになります。

対策) 水晶振動子の CL 値を 6-8pF のものに変更していただくか、「3.2. 時計誤差補正回路を用いた調整方法」を用いて、調整を行って下さい。なお、 $CL=12.5pF$ の水晶振動子 (R2043K 以外は $CL=9pF$ 品も含む) をご採用になる場合は、本書面とあわせて「 $CL=12.5pF$ の水晶振動子をご使用になる場合の調整方法」(<http://www.ricoh.co.jp/LSI/spec/rtc/>)に掲載)をご一読することをお勧めします。

(2) 時計が一日に 35 分くらい進む場合 (RS5C372A/B の場合)

原因) RS5C372A/B は 32768Hz と 32000Hz の水晶振動子の両方を使用可能になっています。32000Hz モードで 32768Hz の水晶振動子を使用すると、一日に 35 分程度の進みが生じます。

対策) アドレス 7h の D7 の/XSL ビットに 0 を書き込み、32768Hz モードで使用するようにして下さい。念のため、時刻設定時にこのビットを 0 にしておくことをお勧めします。

4.2. 時計が遅れる/止まる

(1) 時計が 1 時間に 34 分くらい遅れる場合 (RS/V5C338A、RV5C339A、RS/RV5C348A/B の場合)

原因) RS/V5C338A、RV5C339A、RS/RV5C348A/B には特殊モードがあり、アドレス 7h の D7 の(0)ビットに 1 を書き込むと、時計が通常の 44%程度しか進まなくなります。

対策) アドレス 7h の D7 の(0)ビットに 0 を書き込み、通常モードで使用するようにして下さい。念のため、時刻設定時にこのビットを 0 にしておくことをお勧めします。

(2) 発振が間欠的になり、時計が遅れる

原因) 弊社リアルタイムクロック IC では前述のごとく、発振開始時間を短くするため、発振ブースターが内蔵されています。発振ブースターは、発振停止を検出すると発振インバーターのドライブ能力を一定期間だけ上げます。このため、発振条件が悪くなると、発振ストップ 発振ブースター始動 発振ブースター停止 発振ストップを繰り返すようになり間欠的な発振になります。間欠発振が起こると、時計は遅れるようになります。

対策) 発振回路が間欠発振を始める原因は幾つかありますが、外付け容量 CGOUT、CDOUT が重過ぎて、発振余裕度が低下しているために起因することが多いです。CGOUT/CDOUT を軽くすることをお勧めします。「1.3. 発振安定化容量(CG,CD)と諸特性の相関」で説明したように、CGOUT/CDOUT を軽くすると発振周波数が早くなり、時計が進むようになります。その場合、「4.1. 時計が進む (1)」の対策を採ることをお勧めします。

(3) 急激な温度変化で発振が止まる (時計が止まる)

原因) 結露により、発振回路の端子と他の端子との間にリークが生じ発振が止まった可能性が高いです。

対策) 水晶振動子の端子、IC の発振回路の端子などに高導電性の材質でコーティングを行うこ

とをお勧めします。なお、弊社 R2051/61、R2043 以降の製品の発振回路は、結露対策のための回路を強化しており、電源、VSS 端子と OSCIN、OSCOU 間のリークに強くなっております。

以上